Prozessoren

Erste Befehlsempfänger eines elektronischen Geräts.

**Prozessor (CPU – Central Processing Unit)**

**Aufgaben:**

Registriert und leitet Aufgaben weiter oder führt diese durch

Datenübertragungen im Bus-System steuern

Kontrollieren ob die zugewiesenen Aufgaben erfüllt werden und schlägt Alarm wenn nicht

**Bestandteile:**

Ein Prozessor besteht mindestens aus [Registern](https://de.wikipedia.org/wiki/Register_(Computer)) (Speicher), einem [Rechenwerk](https://de.wikipedia.org/wiki/Rechenwerk) (der [Arithmetic Logic Unit](https://de.wikipedia.org/wiki/Arithmetisch-logische_Einheit" \o "Arithmetisch-logische Einheit), kurz ALU), einem [Steuerwerk](https://de.wikipedia.org/wiki/Steuerwerk) sowie den Datenleitungen ([Busse](https://de.wikipedia.org/wiki/Bus_(Datenverarbeitung)))

**CPU-Architekturen:**

32-bit (x86) and 64-bit (x86-64, IA64, and AMD64)

**CPU-Strukturgröße:**

10 nm

**CPU-Leistung:**

**L1-Cache / First-Level-Cache:**

16 bis 64 kByte

Im L1-Cache werden die am häufigsten benötigten Befehle und Daten zwischengespeichert, damit möglichst wenige Zugriffe auf den langsamen Arbeitsspeicher erforderlich sind. Dieser Cache vermeidet Verzögerungen in der Datenübermittlung und hilft dabei die CPU optimal auszulasten.

**L2-Cache / Second-Level-Cache:**

Im L2-Cache werden die Daten des Arbeitsspeichers (RAM) zwischengespeichert.

Als der Speichercontroller vom Chipsatz in den Prozessor verlagert wurde und der Prozessor damit viel schneller auf den Arbeitsspeicher zugreifen konnte, sank damit die Bedeutung des L2-Caches. Während die Größe des L2-Caches geringer wurde, wurde der L3-Cache ordentlich aufgerüstet.

**L3-Cache / Third-Level-Cache:**

In der Regel verwenden Multicore-Prozessoren einen integrierten L3-Cache. Mit dem L3-Cache kann das Cache-Koheränz-Protokoll von Multicore-Prozessoren viel schneller arbeiten. Dieses Protokoll gleicht die Caches aller Kerne ab, damit die Datenkonsistenz erhalten bleibt. Der L3-Cache hat also weniger die Funktion eines Caches, sondern soll das Cache-Koheränz-Protokoll und den Datenaustausch zwischen den Kernen vereinfachen und beschleunigen.

**Erhöhung Taktfrequenz:**

2000 – 1GHz -> 2022 - 5,5 GHz